

“No exponential is forever: but ‘Forever’ can be delayed” (Moore; G.; 2003)

# MOSFETs

Paulo Ricardo Lisboa de Almeida

# MOSFETs

Metal-Oxide-Semiconductor (MOS)

Semicondutor com óxido metálico

Transistores de efeito de Campo

Field-Effect Transistor (MOSFET)

A porta (gate) que fica separada do resto do transistor por um isolante

O campo elétrico gerado na porta controla a resistência do substrato

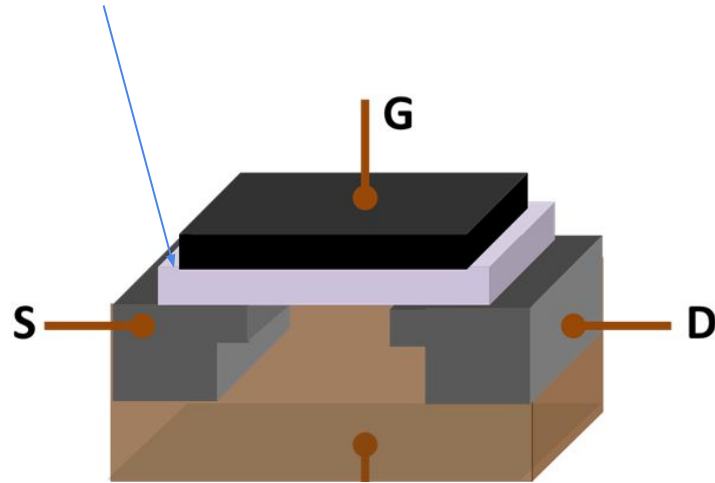
# MOSFETs

S → Fonte (Source)

D → Dreno (Drain)

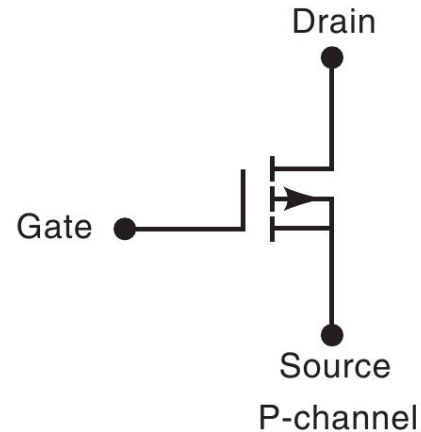
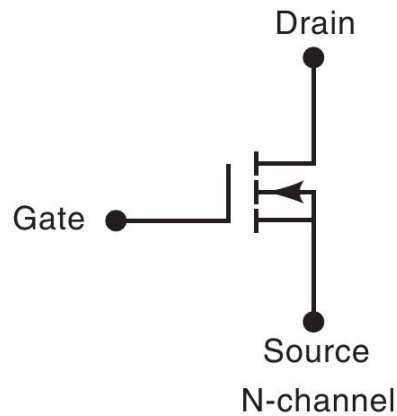
G → Porta (Gate)

Isolante. Resistência tipicamente de  $10^{12} \Omega$



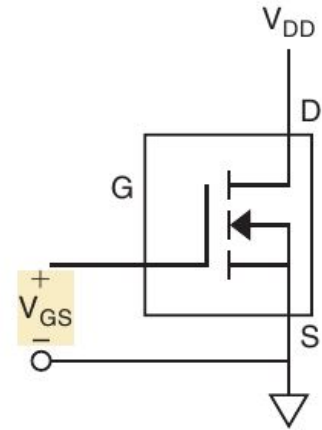
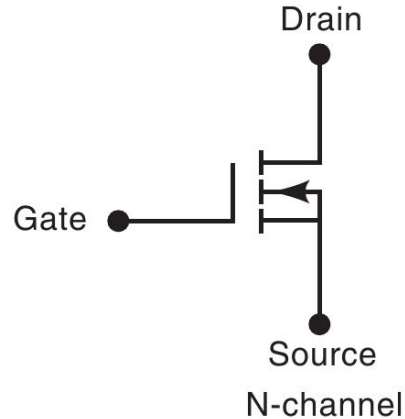
# MOSFETs - Símbolos esquemáticos

Tensão aplicada na porta controla o fluxo entre o drenado e a fonte



# N-MOS

A condutividade no canal (entre o dreno e a fonte) é controlada por uma diferença de potencial  $V_{GS}$  dentre a porta (G) e a fonte (S)



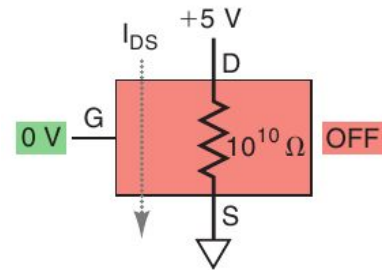
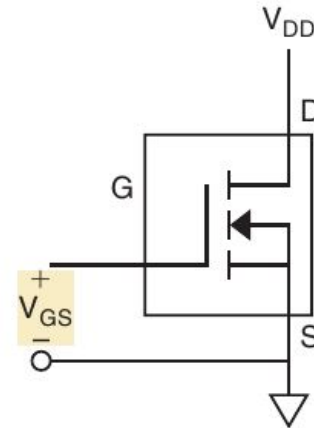
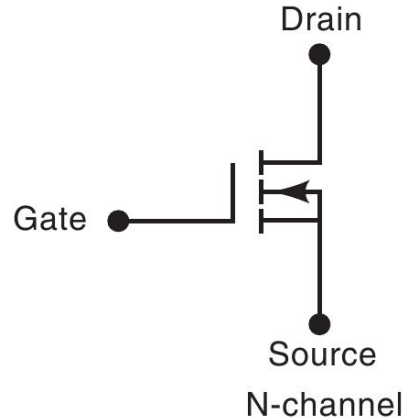
# N-MOS

A condutividade no canal (entre o dreno e a fonte) é controlada por uma diferença de potencial  $V_{GS}$  dentre a porta (G) e a fonte (S)

Quando  $V_{GS} = 0V$ , a resistência entre o dreno e a fonte é muito alta (ex.:  $10^{10}\Omega$ )

Podemos considerar que o transistor está “desligado”

Não está conduzindo



# N-MOS

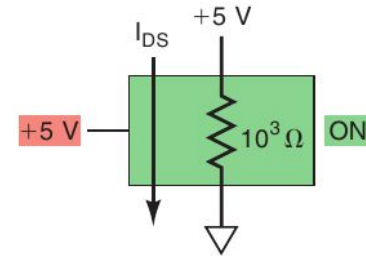
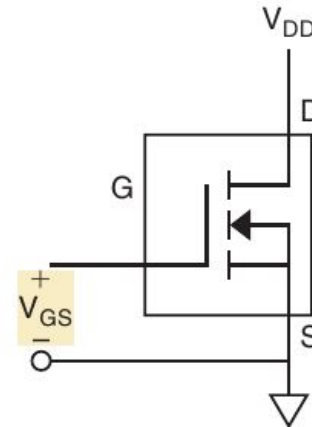
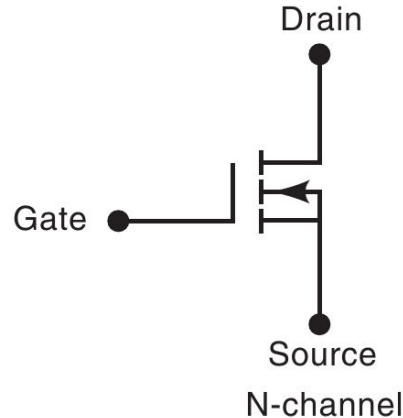
Quando  $V_{GS}$  é maior que uma tensão limiar  $V_T$  (exemplo: 1,5 Volts), a resistência entre o dreno e a fonte é reduzida

Exemplo, para  $10^3 \Omega$

Podemos considerar que o transistor está “ligado”

Está conduzindo

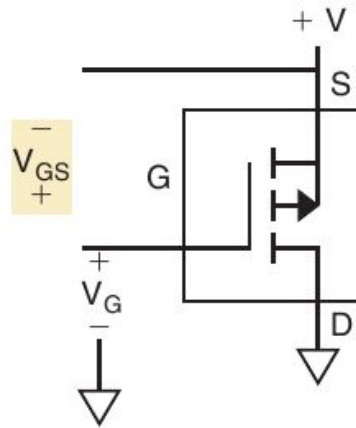
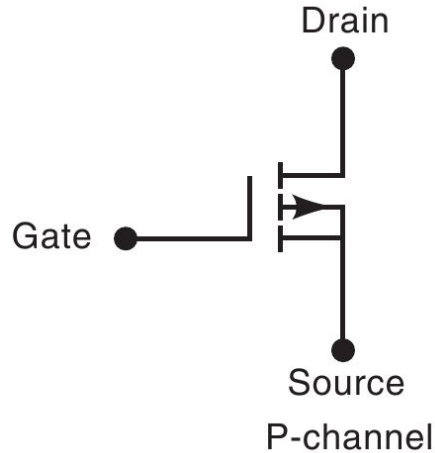
Quanto maior  $V_{GS}$ , menor é a resistência entre o dreno e a fonte



# P-MOS

O P-MOS opera de forma similar, mas com polaridades trocadas

O transistor conduz se uma tensão menor que  $V_T$  é aplicada na porta

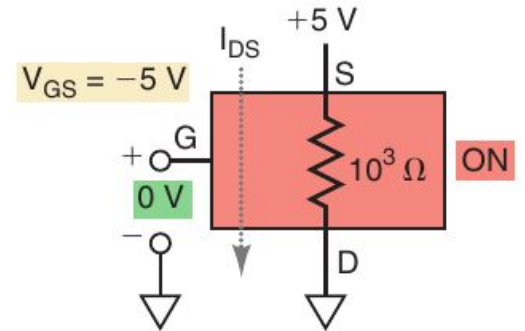
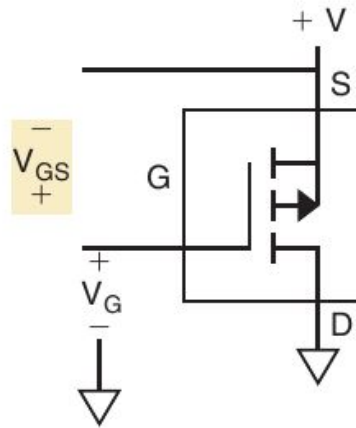
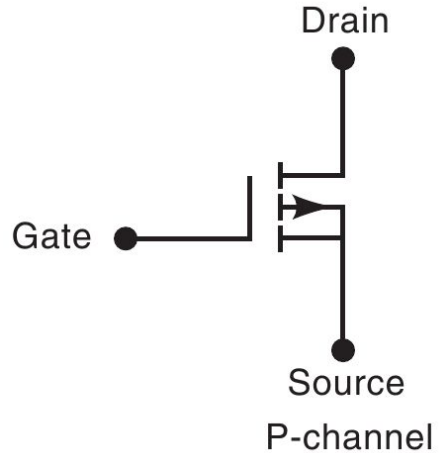




# P-MOS

O P-MOS opera de forma similar, mas com polaridades trocadas

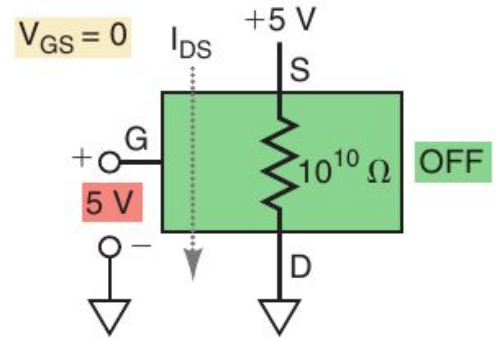
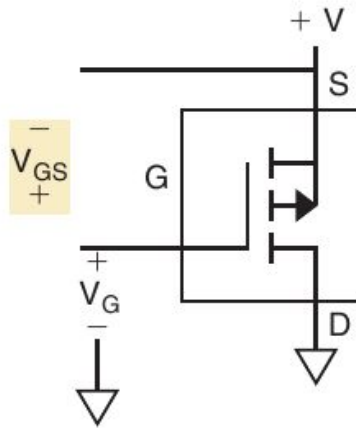
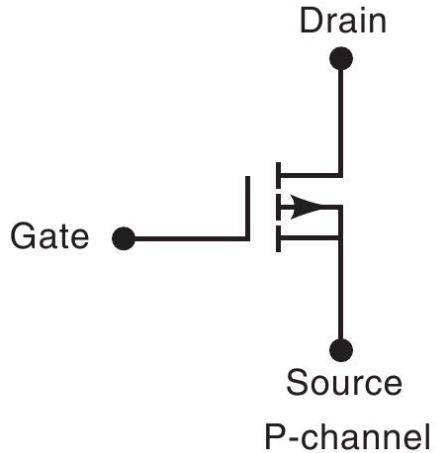
O transistor conduz se uma tensão menor que  $V_T$  é aplicada na porta



# P-MOS

O P-MOS opera de forma similar, mas com polaridades trocadas

O transistor conduz se uma tensão menor que  $V_T$  é aplicada na porta



# CMOS

Complementary MOS Logic (CMOS)

Utiliza transistores N-MOS e P-MOS no mesmo Circuito Integrado (CI)

Prós e contras

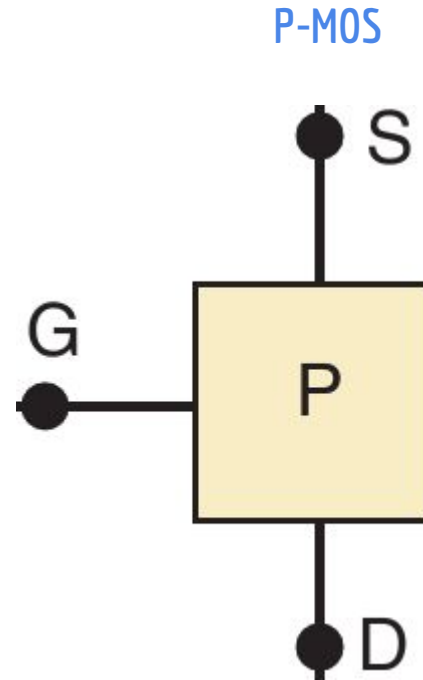
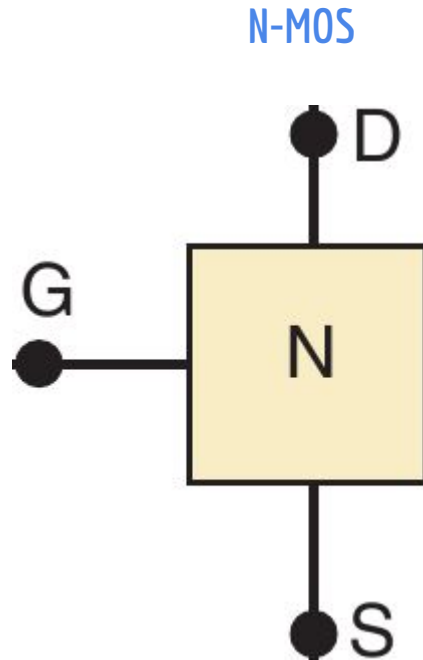
( - ) Mais difícil produzir

( + ) Mais rápido

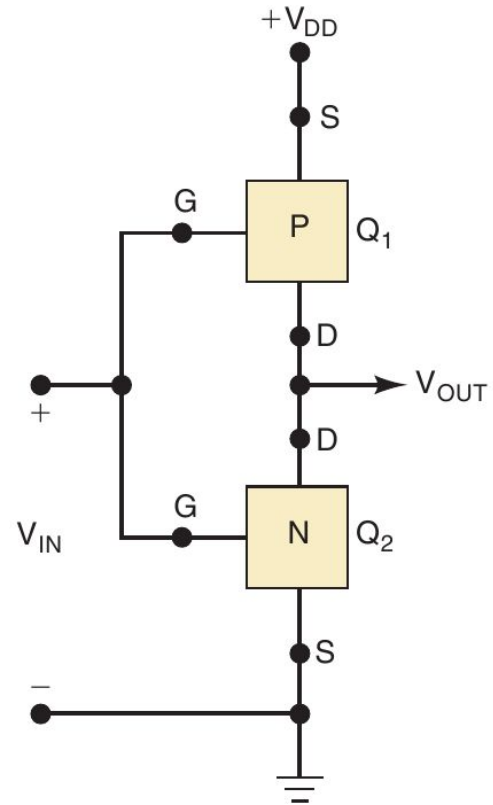
( + ) Dissipam menos potência

# Notação

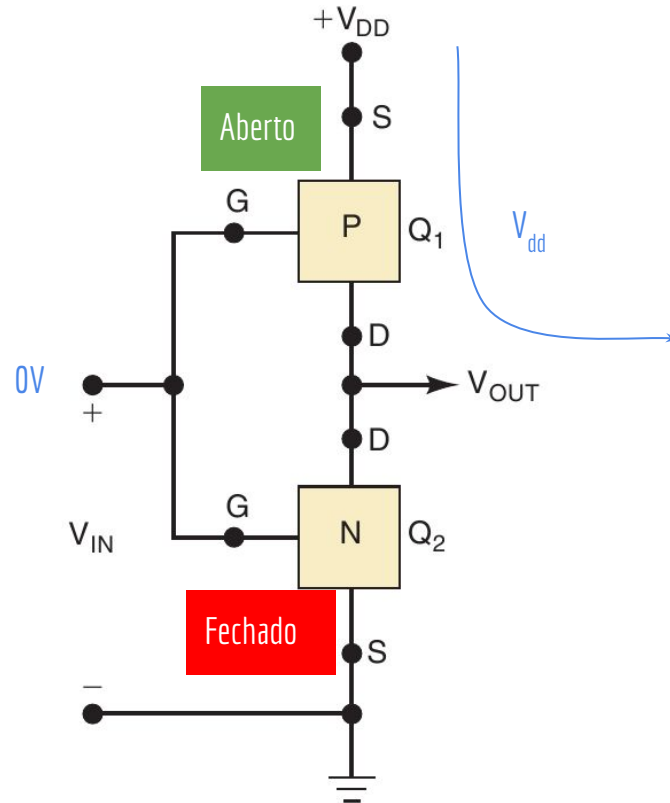
Para simplificar, considere a seguinte notação



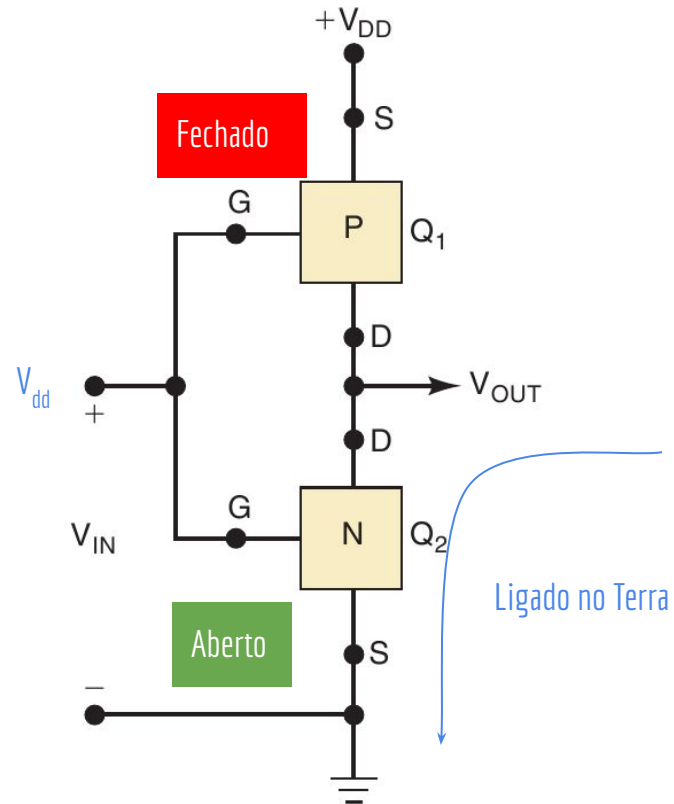
# NOT CMOS



# NOT CMOS

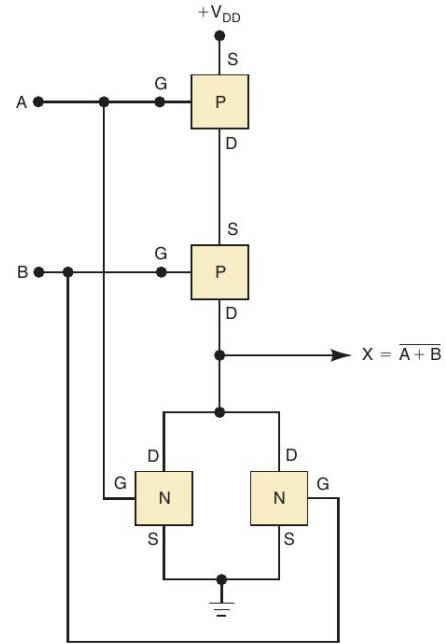
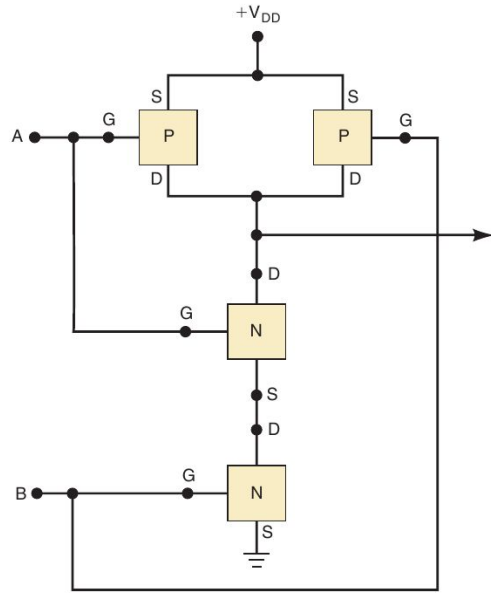


# NOT CMOS



# NANDs e NORs

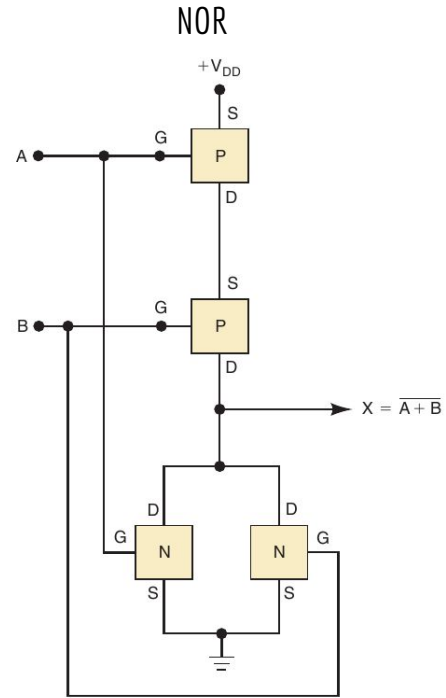
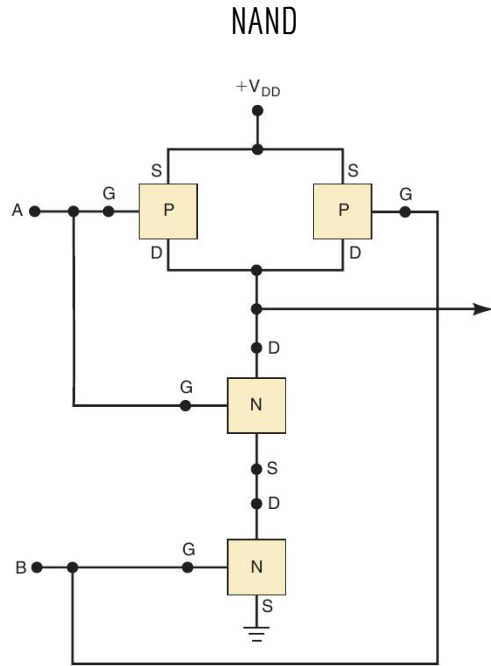
Qual é o NAND e qual é o NOR?





# NANDs e NORs

Qual é o NAND e qual é o NOR?



# Circuitos Integrados

O seu Intel i7, AMD Ryzen, Snapdragon, ... são construídos utilizando a tecnologia CMOS ou variantes

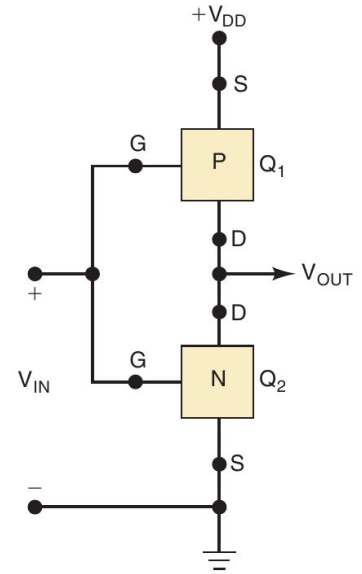
# Potência

Quando os circuitos CMOS **não** estão trocando de estado

A potência dissipada é muito baixa

Nunca existe um caminho direto entre  $V_{dd}$  e o terra

Sempre há um transistor MOS “fechado” com uma alta resistência



# Potência

Circuitos CMOS (como todo circuito) geram capacitâncias internas (Capacitâncias parasitas)

O circuito se torna um capacitor pequeno (ex.: 5pF)

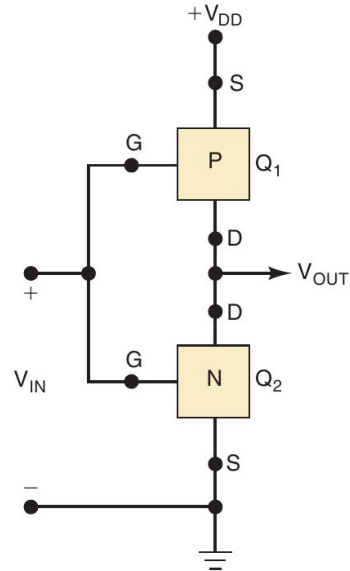
Ao trocar de estado (alto para baixo, ou vice-versa) essa carga armazenada precisa ser dissipada

Energia é dissipada

Atraso

Exemplo:

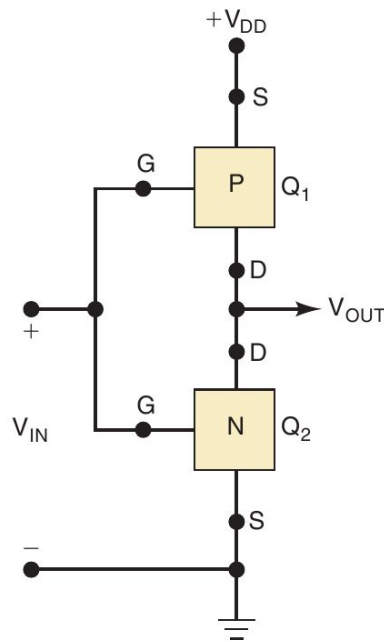
Uma porta NAND CMOS pode dissipar apenas  $10^{-8}$  W quando estática, e  $10^{-3}$  W quando trocando de estado a 1MHz.



# Potência

Durante uma troca de estados, ambos os transistores (P e N) ficam semiabertos por um curto período

Caminho quase direto entre  $V_{dd}$  e o Terra



# Entradas Flutuantes

Considere a seguinte porta AND

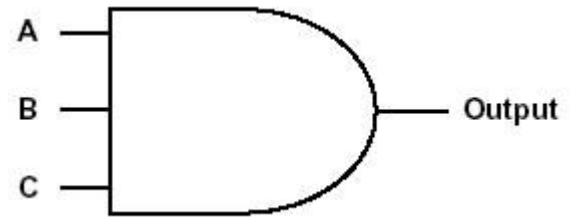
Considere que ligamos 1,5 Volts em A

Ligamos B no terra (0 Volts)

Deixamos C desconectado

O que será enviado em C? 0 lógico ou 1 lógico?

Qual a saída do AND?



# Entradas Flutuantes

Entradas desconectadas são chamadas de flutuantes

Não sabemos o que está sendo enviado

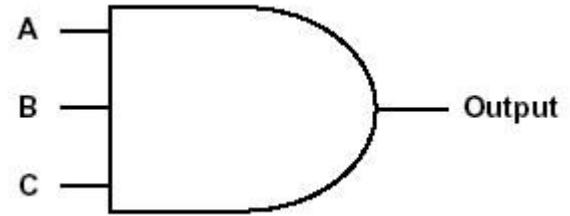
Especialmente **perigoso** em circuitos **CMOS**

Qualquer ruído captado pela entrada pode ser interpretado como 0 ou 1

A entrada se torna “aleatória”

Se a entrada trocar de estado com uma frequência grande o suficiente, o circuito pode superaquecer e se destruir

Entradas flutuantes são sempre uma **péssima** ideia, independentemente da tecnologia que você está usando



# Exercícios

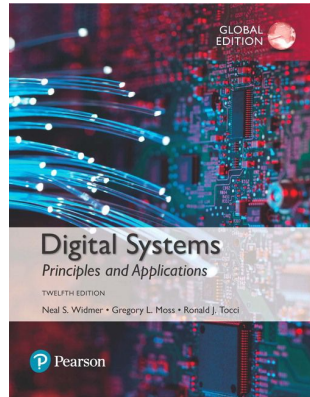
1. Utilizando portas NAND, NOR e NOT CMOS, mostre o diagrama para a função a seguir, onde A, B e C são entradas:

$$F = AB + \overline{B}C$$

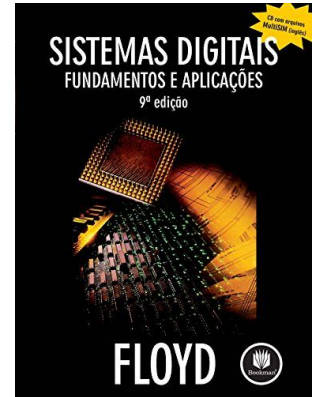


# Referências

Ronald J. Tocci, Gregory L. Moss, Neal S. Widmer. Sistemas digitais. 10a ed. 2017.



Thomas Floyd. Widmer. Sistemas Digitais: Fundamentos e Aplicações. 2009.



# Licença

Este obra está licenciada com uma Licença [Creative Commons Atribuição 4.0 Internacional](https://creativecommons.org/licenses/by/4.0/).

